به نام خدا

اعضای گروه : کوروش خاوری مقدم ، زهرا مختاری، علی ایوبی

آزمایش پنجم : single cycle processor

در این آزمایش پردازنده‌ای را طراحی کرده ایم که در یک کلاک، یک دستور را اجرا می‌کند و به همین دلیل Single Cycle Processor نام دارد. این پروسسور شامل قسمت های زیر است :

1. حافظه‌ی دستورات برنامه : که در ماژول IM(Instruction Memory) پیاده سازی شده است: دستوراتی که می‌خواهیم آن ها را اجرا کنیم بایستی در این حافظه زخیره شود: محتوای این حافظه در طول زمان اجرای برنامه به ترتیب توسط شمارنده‌ی برنامه مورد استفاده قرار می‌گیرد همچنین امکان ایجاد ساختار های شرطی و حلقه ها نیز موجود است.
2. حافظه‌ی داده ها : که در ماژول DM(Data Memory) پیاده سازی شده است: دستوری برای دستکاری این حافظه در این پردازنده در نظر گرفته نشده است لذا باید مقادیر استاتیک برنامه در ابتدا در خانه‌های این حافظه در ابتدای اجرای برنامه قرار داده شود.
3. شمارنده‌ی پردازنده : که یک رجیستر است که مقدار آن یک واحد یک واحد افزایش می‌یابد! چون حافظه ی برنامه بر اساس word مرتب شده است و نه بایت.
4. واحد کنترل کننده: در ماژول controller پیاده سازی شده است: وظیفه دارد که جریان اجرایی برنامه را توسط سیگنال های کنترلی، مدیریت نماید.
5. قسمت محاسبه کننده : در ماژول ALU پیاده سازی شده است: قطعه ترکیبی است وظیفه‌ی انجام محاسبات منطقی و ریاضی را برعهده دارد. با توجه به operation عملیات جمع و شیفت و ... را انجام میدهد.
6. قطعه‌ی دیکورد دستورات : در ماژول instruction Decoder پیاده سازی شده است: وظیفه دارد دستورات را با توجه به نوع آن‌ها \_ که طبق دستور کار دو نوع رجیستر\_رجیستر و رجیستر\_ثابت \_ است تجزیه کرده و قسمت های لازم را به محل مناسب آن‌ها هدایت کند.
7. تعداد زیادی مالتی پلکسر برای کنترل data path پردازنده در نظر گرفته شده است.
8. رجیستر پرچم ها! : در ماژول register پیاده سازی شده است: برای اجرای دستورات شرطی به کار می رود و توسط کنترل کننده، مدیریت می‌شود.
9. رجیستر های پردازنده : ماژول reg bank در واقع رجیستر فایل است که رجیستر های ورودی برای عملیات و رجیستری که در صورت نیاز باید در نوشته شود را نگهداری میکند .

ماژول اصلی mini\_processor است و از ماژول های دیگری در این ماژول استفاده میشود .